

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-42560

⑬ Int.Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)2月13日

H 01 L 21/82

7638-4M H 01 L 21/82

B

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 スタンダードセル

⑯ 特 願 平2-150470

⑰ 出 願 平2(1990)6月8日

⑱ 発 明 者 大 西 康 弘 東京都港区芝5丁目7番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 菅 野 中

明 細 書

1. 発明の名称

スタンダードセル

2. 特許請求の範囲

(1) レイアウトセル外枠と、電源およびグランド電位の拡散層とを有し、高さが規格統一されたスタンダードセルであって、

レイアウトセル外枠は、電源およびグランド電位の拡散層を規格統一された上下方向の位置に備えており、

電源およびグランド電位の拡散層は、前記外枠の左右辺の少なくとも一辺に接するか、或いは突出して前記外枠に備えられたものであり、

さらに、前記外枠は、外枠の左辺と右辺にそれぞれ接している拡散層が電源およびグランド電位であることを表示する標識を有するものであることを特徴とするスタンダードセル。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、LSIのレイアウト設計に関し、特

にスタンダードセル方式の自動レイアウトツールに対応するレイアウトセルに関する。

〔従来の技術〕

LSIの需要は年々多様化の傾向を示し、ゲートアレイ等のカスタムICの重要性が高まるにつれ、LSIの自動設計による開発期間の短縮が問題となっている。レイアウト設計の自動化に関して、最近では様々な自動レイアウトツールが出回っているが、自動レイアウト手法の代表的な方式として、スタンダードセル方式が挙げられる。スタンダードセル方式とは、基本的な論理機能を有する様々な、高さ一定のセルをあらかじめ用意しておき、それらセルの自動配置、さらにセル間の自動配線を行うことにより、自動レイアウトを効率的に行うものである。

レイアウト設計においては、異なる電位の拡散層は、ある特定の距離dを離し分離領域を設けなければならないという規定がある。従って、従来のセルのレイアウトの際には、セルを隣接して配置した場合のことを考えて、セルの左右辺から少

なくとも $d/2$ だけ内側に離して拡散層を配置する方法をとっていた。このため、セルの横幅が長くなりがちであった。

第7図は、従来のレイアウト法によるインバータ1段のレイアウトセルの例である。第7図のレイアウトセルSは複数の拡散コンタクト11、11…を備えている。

第8図は、第7図のセルレイアウトからセルの外枠と拡散層だけを取り出したものである。第8図は、セルの外枠81、電源電位のPチャネル拡散層82、グランド電位のNチャネル拡散層83、インバータの出力電位のPチャネル拡散層84とNチャネル拡散層85からなる。第8図から、セル外枠81の左右辺と拡散層(82、83、84、85)との間に隙間が設けてあることがわかる。

第9図は、第7図のレイアウトセルSを4個隣接させたものである。第9図においては、各レイアウトセルの左右方向の向きは任意でよいという自由度がある。

〔発明が解決しようとする課題〕

であることを表示する標識を有するものである。

〔作用〕

第2図に示すように本発明では、レイアウトセル外枠21の左右辺に接する電源およびグランド電位の拡散層同士を突き当てることにより複数のレイアウトセルを配列してレイアウト設計を行うものである。したがって、本発明によれば、電源/グランド電位の拡散層22、23がセル外枠21の左右辺に接しているため、レイアウトセル同士を突き合わせた場合に外枠21の左右辺部分で拡散層22、23が突き合わされ、電源/グランド電位の拡散層とセル外枠との間の隙間がなくなる。

〔実施例〕

次に本発明について図面を参照して説明する。

〔実施例1〕

第1図は本発明の実施例1に係るレイアウトセルを示す構成図であり、第1図は1段のインバータのレイアウトを表している。第1図において、11は拡散コンタクトである。

第2図は、第1図のレイアウトから、セル外枠

上述した従来の構造を持ったレイアウトセルは、電源/グランド電位の拡散層とセル外枠の左右辺との間に特定の距離間隔が必要であり、セルの大きさが大きくなるという欠点がある。

本発明の目的は、電源/グランド電位の拡散層とセル外枠との隙間をなくして従来の問題点を解決したスタンダードセルを提供することにある。〔課題を解決するための手段〕

前記目的を達成するため、本発明に係るスタンダードセルにおいては、レイアウトセル外枠と、電源およびグランド電位の拡散層とを有し、高さが規格統一されたスタンダードセルであって、

レイアウトセル外枠は、電源およびグランド電位の拡散層を規格統一された上下方向の位置に備えており、

電源およびグランド電位の拡散層は、前記外枠の左右辺の少なくとも一辺に接するか、或いは突出して前記外枠に備えられたものであり、

さらに、前記外枠は、外枠の左辺と右辺にそれぞれ接している拡散層が電源およびグランド電位

と拡散層だけを取り出したものである。第2図に示すように、セル外枠21は、電源電位のPチャネル拡散層22と、グランド電位のNチャネル拡散層23と、インバータの出力電位のPチャネル拡散層24及びNチャネル拡散層25とからなる。第2図では、電源/グランド電位の拡散層22および23がセル外枠21の左右辺に接している。したがって、第8図の従来例と比較して、電源/グランド電位の拡散層とセル外枠との隙間の分だけ、セルの横幅が小さくなっている。本発明のセルレイアウトで注意しなければならないのは、セル外枠21に接している電源/グランド電位の拡散層22および23の上下方向の位置は、全セルで統一しておかなければならないことである。これは、相異なるセルを隣接されたときに、セル外枠の境界線付近で、レイアウトの設計規則違反、例えば隣接するセル同士の拡散層22、23がずれてしまうようなことが生じないようにするためである。

第3図は、第1図のセルSを4個分隣接させたものである。第9図の従来例と比較して注意しな

ければならないのは、本発明によるセルを隣接させる場合は、電源／グランド電位の拡散層22、23同士が接するような向きにセルを左右方向に反転しなければならないことである。この場合、問題となるのは、セルの種類によって、左右両辺に電源／グランド電位の拡散層が接するものや、左右辺の一方にのみ電源／グランド電位の拡散層が接するもの、左右両辺に電源／グランド電位の拡散層が接しないものなど、様々なものがあることである。したがって、複数のセルを横に並べた場合、セル配置の順番によっては、どうしても拡散層間隔が確保できない場合が生じてしまう。その場合は、拡散層間隔を確保するためのスペースセルを間に挿入することにより対応する。すなわち、スペースセルが必要かどうかの判断を容易にするために、レイアウトセルの左辺と右辺のそれぞれに、電源／グランド電位の拡散層が接しているかどうかの情報を表示する図記号12を備えておき、この情報を用い、隣合った2つのセルの、互いに面している辺のうち、一方だけが電源／グランド電位の

ウトで注意しなければならないのは、実施例1のときと同様に、セル外枠51から突出している電源／グランド電位の拡散層52および53の上下方向の位置は、全セルで統一しておかなければならないことである。

第6図は、第4図のレイアウトセルSを4個分隣接させたものである。第6図の電源／グランド電位の拡散層に注目すると、隣接したセル同士で、電源／グランド電位の拡散層、アルミ層、拡散コンタクト11が共用されていることがわかる。

実施例2のレイアウトセルを配置する場合も、実施例1のときと同様に、左右方向のセルの向きや、スペースセルの挿入等に注意しなければならない。

この実施例では、実施例1よりもさらに、拡散コンタクトの半分の長さだけ、外枠の横幅が小さくなっているため、レイアウト面積の縮小に、より効果的であるという利点がある。

〔発明の効果〕

以上説明したように、本発明のレイアウトセル

拡散層が接している辺であった場合のみ、スペースセルを挿入する。

個々のセルに注目した場合、本発明によりセルの大きさが小さくなるのは、わずかではあるが、多数のセル（例えば、50個）を横に並べた場合には、かなりのスペースを省くことができる。

（実施例2）

第4図は本発明の実施例2に係るレイアウトセルを示す構成図であり、第4図は、1段のインバータのレイアウトを表している。

第5図は、第4図のレイアウトセルから、セルの外枠と拡散層のみを取り出したものである。

第5図において、セル外枠51は、電源電位のPチャネル拡散層52と、グランド電位のNチャネル拡散層53と、インバータの出力電位のPチャネル拡散層54及びNチャネル拡散層55とを備えている。第4図のレイアウトセルの特徴は、電源／グランド電位の拡散層52、53が、アルミ層と拡散層間のコンタクト幅の半分だけ、外枠51の左右辺からとびだしていることである。実施例2のセルレイア

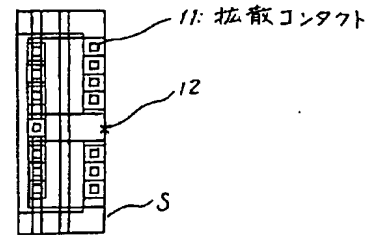
は、セル外枠の左右辺付近に存在する電源およびグランド電位の拡散層のレイアウト面積の節約を行うことができるので、本発明によるレイアウトセルを用いると、多数のセルを有する回路のレイアウトを行った場合に、チップサイズを縮小することができる。

4. 図面の簡単な説明

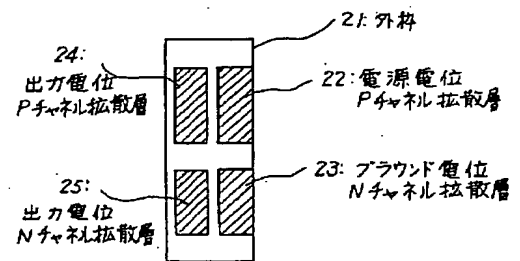
第1図は本発明の実施例1に係るレイアウトセルを示す構成図、第2図は第1図のレイアウトから、セル外枠と拡散層のみを取り出した図、第3図は第1図のレイアウトセルを4個並べて配置した図、第4図は本発明の実施例2に係るレイアウトセルを示す構成図、第5図は第4図のレイアウトから、セル外枠と拡散層のみを取り出した図、第6図は第4図のレイアウトセルを4個並べて配置した図、第7図は従来のレイアウトセルを示す構成図、第8図は第7図のレイアウトから、セル外枠と拡散層のみを取り出した図、第9図は第7図のレイアウトセルを4個並べて配置した図である。

- 11…拡散コンタクト
 12…電源およびグランド電位の拡散層が接している辺であることを示す線
 21, 51…レイアウトセル外枠
 22, 52…電源電圧Pチャネル拡散層
 23, 53…グランド電位Nチャネル拡散層
 24, 54…出力電位Pチャネル拡散層
 25, 55…出力電位Nチャネル拡散層

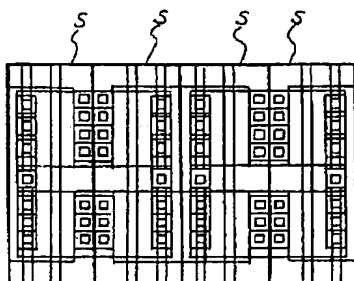
特許出願人 日本電気株式会社
 代理人 弁理士 菅野 中



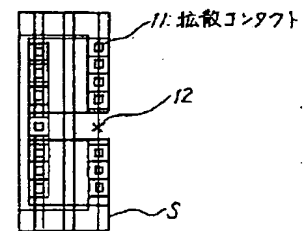
第 1 図



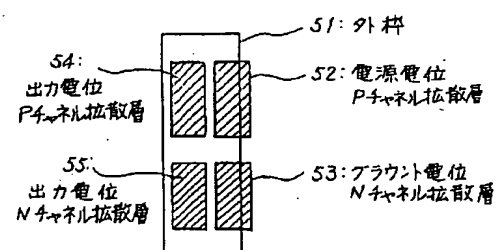
第 2 図



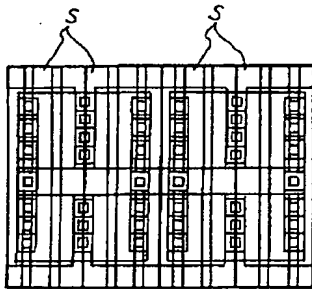
第 3 図



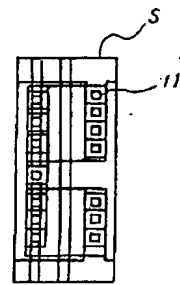
第 4 図



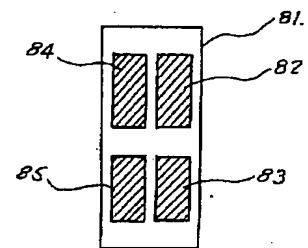
第 5 図



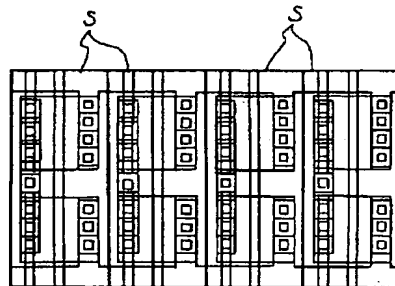
第 6 図



第 7 図



第 8 図



第 9 図